



Elektronische Baugruppen und Leiterplatten



13. DVS/GMM-Fachtagung I EBL 2026

Elektronische Baugruppen und
Leiterplatten

**Motto: Sicherung der europäischen
Wertschöpfungsketten**

TAGUNG & AUSSTELLUNG

24. – 25. Februar 2026, Fellbach

Schwabenlandhalle Fellbach



WILLKOMMEN

Sehr geehrte Teilnehmerinnen und Teilnehmer,

die „Negativ-Nachrichten“ überschlagen sich Tag für Tag, und das Gefühl, dass irgendwie alles aus dem Lot geraten ist, drängt sich förmlich auf. Politische Instabilitäten und eine weltweit schwächelnde Wirtschaft machen sich insbesondere in unseren Leitindustrien bemerkbar, zu denen die Elektrotechnikbranche ohne Frage zählt. Dieser Zustand ist aber nicht ausschließlich den jüngsten Entwicklungen geschuldet. Vielmehr handelt es sich um das Ergebnis einer Vielzahl von Versäumnissen, welche Politik und Wirtschaft gemeinsam zu verantworten haben.

Wie anfällig die Lieferketten sind und wie empfindlich die globalisierte Wirtschaft auf Ausfälle reagiert, hat die jüngere Vergangenheit gezeigt. Mit dem European Chips Act wurden erste Konsequenzen aus dieser Erkenntnis gezogen, um die Souveränität auf einem wichtigen technologischen Gebiet zu stärken. Dabei darf aber nicht übersehen werden, dass die Chiptechnologie zwar ein wichtiger Schlüssel, aber bei weitem nicht das einzige kritische Element in der Wertschöpfungskette ist. Elektronische Systeme erfordern die Beherrschung der gesamten Baugruppentechologie, die vor allem aus Kostengründen zunehmend nach Asien verlagert wurde. Dabei geht es nicht nur um einzelne Komponenten, sondern um ganze Technologien – einschließlich der Fähigkeit, diese industriell und wettbewerbsfähig herzustellen. Dies führt zwangsläufig zu Abhängigkeiten, die in einer funktionierenden Weltwirtschaft nicht sofort sichtbar werden – jedoch umso deutlicher, wenn es einmal nicht mehr reibungslos funktioniert. Auch wenn es vermutlich keinen „European PCB Act“ oder ähnliche Initiativen für andere wichtige Technologien geben wird, bleibt deren Beherrschung für die Wettbewerbsfähigkeit der europäischen Industrie entscheidend. Dabei muss die Baugruppentechologie mit der stetigen Entwicklung der Chiptechnologie schritthalten können, sodass der innovative Vorsprung europäischer Entwickler und Hersteller von wirtschaftlicher und strategischer Bedeutung ist.

Die Leiterplatten- und Baugruppentechologie muss weiterentwickelt werden, damit die Chiptechnologie zum Tragen kommen kann. Sie ist die technologische Plattform für das Embedding elektronischer Komponenten, die Hochfrequenztechnik, die Leistungselektronik und die Digitalisierung sowie für Anwendungen der Photonik bis hin zum Quantencomputing. Dafür benötigen wir eine resiliente Lieferkette innerhalb der europäischen Region, die ebenfalls einen hohen Grad an vertikaler Integration aufweist. Diesen Themen widmet sich auch die Tagung EBL 2026 und leistet damit einen wichtigen Beitrag zum Informationsaustausch, zur Vernetzung und zur Sicherstellung der Wettbewerbsfähigkeit – insbesondere für die europäischen KMU.

Wir freuen uns auf eine spannende Tagung.

Bernd Enser
Vorsitzender der
Programmkommission &
CEO Sielaff GmbH Co. KG

Prof. Dr. Mathias Nowotnick
Wissenschaftlicher Tagungsleiter & Direktor
des Instituts für Gerätesysteme und
Schaltungstechnik der Universität Rostock

INHALTSVERZEICHNIS

WILLKOMMEN	3
PROGRAMMKOMMISSION	5
PROGRAMM- UND RAUMÜBERSICHT	6
PROGRAMMINHALTE	8 – 17
AUSSTELLER & SPONSOREN	18
PARTNER	20

ALLGEMEINE INFORMATIONEN

■ Veranstalter	21
■ Veranstaltungsort.....	21
■ Registrierung	21
■ Anmeldung.....	21
■ Teilnahmegebühren	22
■ Teilnehmendenverzeichnis	22
■ Zahlung	22
■ Stornierung	22
■ Hinweise zu den Fachvorträgen	23
■ Parkmöglichkeiten	23
■ Hotelkontingent.....	23
■ Alle wichtigen QR-Codes auf einen Blick.....	24

PROGRAMMKOMMISSION

Vorsitzender der Programmkommission

B. Enser, CEO Laff GmbH & Co. KG

Wissenschaftlicher Tagungsleiter

M. Nowotnick, Direktor des Instituts für Gerätesysteme und Schaltungstechnik der Universität Rostock

Mitglieder

R. Fiehler, KSG Leiterplatten GmbH, Gornsdorf

A. Fix, Robert Bosch GmbH, Schwieberdingen

J. Franke, Friedrich-Alexander-Universität Erlangen-Nürnberg

S. Fritzsche, Heraeus Deutschland GmbH & Co. KG, Hanau

F. Gehnke, Volkswagen AG, Wolfsburg

M. Gras, BMW AG, München

U. Grimmer-Herklotz, Felder GmbH, Oberhausen

S. Härter, Siemens AG, Erlangen

M. Hauer, Dyconex AG, Bassersdorf, Schweiz

A. Hensel, Siemens AG, Erlangen

T. Huesgen, Hochschule für angewandte Wissenschaften Kempten

J. Nicolics, Technische Universität Wien, Österreich

M. Ockel, Friedrich-Alexander-Universität Erlangen-Nürnberg

M. Oppermann, Technische Universität Dresden

U. Pape, Volkswagen AG, Wolfsburg

T. Rapala-Virtanen, EIPC, Pernö, Finnland

L. Rauscher, DVS Verband, Düsseldorf

M. Reichenberger, Technische Hochschule Nürnberg Georg Simon Ohm

A. Reinhardt, SEHO Systems GmbH, Kreuzwertheim

T. Scharf, Infineon Technologies AG, Regensburg

H. Schimanski, Fraunhofer ISIT, Itzehoe

M. Schleicher, SEMIKRON International GmbH, Nürnberg

R. Schnabel, VDE/VDI-GMM, Offenbach am Main

M. Schneider-Ramelow, Fraunhofer IZM, Berlin

D. Schucht, Lackwerke Peters GmbH & Co. KG, Kempen

H. Schweigart, Zestron Europe GmbH, Ingolstadt

R. Seidel, Friedrich-Alexander-Universität Erlangen-Nürnberg

S. Tank, DVS Media GmbH, Düsseldorf

N. Thielen, Friedrich-Alexander-Universität Erlangen-Nürnberg

J. Thüsing, Balver Zinn Josef Jost GmbH & Co. KG, Balve

J. Trodler, Trodler EAVT, Königs Wusterhausen

S. Uredat, VDE/VDI Innovation + Technik GmbH, Berlin

C. Weiß, ZVEI e.V., Frankfurt am Main

P. Wild, RehmThermal Systems GmbH, Blaubeuren

K. Wilke, Siemens AG, Berlin

J. Wolf, Würth Elektronik GmbH & Co. KG, Niedernhall

A. Zimmermann, Hahn-Schickard-Gesellschaft für angewandte Forschung e.V., Stuttgart

PROGRAMMÜBERSICHT EBL 2026

Dienstag, 24. Februar 2026				
	Großer Saal	Hesse I	Hesse II	Mörike
09:00 Uhr Registrierungsbeginn & Begrüßungskaffee in der Ausstellung				
10:00 Uhr	Eröffnung & Keynotes			
12:15 Uhr Mittagspause in der Ausstellung				
13:30 Uhr	Session I: Wirtschaftlicher Nachwuchs			
14:15 Uhr Kaffeepause in der Ausstellung				
15:00 Uhr	Session II: Wissenschaftlicher Nachwuchs			
15:45 Uhr	Preisverleihung des EBL-Nachwuchspreis			
16:10 Uhr Kaffeepause in der Ausstellung				
16:40 Uhr		Session III: Modul- und Baugruppenfertigung I	Session IV: Technische Sauberkeit, Verunreinigungen	Session V: Schaltungs-träger, neue Materialien und Anforderungen
19:00 Uhr Get-Together in der Ausstellung				

Hier gelangen Sie zu den Live-Fotos, die während des ersten Veranstaltungstages von unserem Fotografen vor Ort geschossen werden:

Schauen Sie sich gerne direkt die Fotos online an und teilen Sie sie direkt mit Ihrem Netzwerk! #EBL #EBL2026

Mittwoch, 25. Februar 2026			
	Hesse I	Hesse II	Mörike
08:00 Uhr Registrierungsbeginn & Begrüßungskaffee in der Ausstellung			
08:30 Uhr	Session VI: Modul- und Baugruppenfertigung II	Session VII: Zuverlässigkeit, Feuchte	Session VIII: Digitalisierung, KI
10:10 Uhr Kaffeepause in der Ausstellung			
10:40 Uhr	Session IX: AVT, Montage Leistungselektronik	Session X: Zuverlässigkeit, Materialeigenschaften	Session XI: Digitalisierung, KI
11:55 Uhr Mittagspause in der Ausstellung			
13:05 Uhr		Session XIII: Zuverlässigkeit, Lebensdauer, Diagnostik	
13:30 Uhr	Session XII: AVT, Montage Leistungselektronik		Session XIV: Energieeffizienz, Thermisches Management
14:45 Uhr Kaffeepause in der Ausstellung			
15:15 Uhr	Session XV: AVT, Oberflächen und additive Verfahren	Session XVI: Integrierte Funktionen, Advanced Packaging	Session XVII: Wirtschaftlichkeit und Resilienz
16:30 Uhr Ende der Veranstaltung			

Alle wichtigen QR-Codes auf einen Blick finden Sie auf der Seite 24

PROGRAMMINHALTE EBL 2026

Dienstag, 24. Februar 2026

Großer Saal

09:00 Uhr **Registrierungsbeginn & Begrüßungskaffee in der Ausstellung**

Session: Eröffnung & Keynotes

*Session Chairs: Bernd Enser, Sielaff GmbH und Co. KG /
Mathias Nowotnick, Universität Rostock*

10:00 Uhr **Eröffnung & Begrüßung**

*B. Enser, Vorsitzender der Programmkommission & CEO Sielaff GmbH Co. KG
M. Nowotnick, Wissenschaftlicher Tagungsleiter & Direktor des Instituts für
Gerätesysteme und Schaltungstechnik der Universität Rostock*

Keynote: Konjunkturlage in der Elektro- und Digitalindustrie

*Dr. Andreas Gontermann Abteilungsleiter Wirtschaftspolitik, Konjunktur und
Märkte bei ZVEI*

Keynote: European Chips Act

Rolf Aschenbrenner, stellvertretender Institutsleiter Fraunhofer IZM

Keynote: Schwarz Digits – Voraushandeln statt nur Vorausdenken

*Markus Karcher, Mitglied der Geschäftsleitung Infrastructure and Operation
bei der Schwarz Digits*

12:15 Uhr **Mittagspause in der Ausstellung**

Session I: Wissenschaftlicher Nachwuchs

*Session Chairs: Mathias Nowotnick, Universität Rostock /
Martin Schneider-Ramelow, Fraunhofer-Gesellschaft e.V.*

13:30 Uhr **Reflowlötten auf Aluminiumleiterstrukturen – ZIM-Projekt
ALUSolder**

*B.Eng. Philipp Schletterer, Technische Hochschule Nürnberg Georg Simon
Ohm, Institut für Chemie, Material- und Produktentwicklung*

13:45 Uhr **Atmosphärisches Plasmaspritzen zur Applikation von Lotdepots
auf leistungselektronischen Halbleiterbauelementen mit Kupfer-
Zinn Pseudolegierungen**

*Aleyna Ayse Gökcen, Lehrstuhl für Fertigungsautomatisierung und
Produktionssystematik*

14:00 Uhr **Framework zur effizienten Erstellung und Nutzung von Simulationsmodellen für Systeme mit den Charakteristika automatisierter Linienproduktionen an Beispielen aus der Leistungselektronik**

Philipp Enser, Lehrstuhl für Fertigungsautomatisierung und Produktionssystematik & Konstantin Sing, Lehrstuhl für Fertigungsautomatisierung und Produktionssystematik

14:15 Uhr **Kaffeepause in der Ausstellung**

Session II: Wissenschaftlicher Nachwuchs

Session Chairs: Martin Schneider-Ramelow, Fraunhofer-Gesellschaft e.V. / Mathias Nowotnick, Universität Rostock

15:00 Uhr **Unüberwachte Lernverfahren zur Analyse und Korrelation von Inspektionsdaten in der Elektronikfertigung**

B.Sc. Mateo Javier Romero Auqui, Siemens AG

15:15 Uhr **Transientes thermisches surrogatmodellbasiertes Digitales Zwillingssystem zur Bewertung der thermischen Leistung von Hochleistungs-LED-Modulen für Kraftfahrzeuge**

Gokulnath Vellaisamy Muniyandi, Institut für innovative Mobilität, Technische Hochschule Ingolstadt

15:30 Uhr **Digital Twin Predictive Model for Inverter Manufacturing**

Abdel Rahman Alkasabreh, Fraunhofer IVI

15:45 Uhr **Preisverleihung des EBL-Nachwuchspreis & Preisverleihung Best Paper Awards**

16:10 Uhr **Kaffeepause in der Ausstellung**

Hesse I

Session III: Modul- und Baugruppenfertigung I

Session Chairs: Stefan Härter, Siemens AG Digital Industries /
Michael Schleicher, Fachverband Elektronikdesign und -fertigung e. V.

- 16:40 Uhr **Selektive Hochtemperaturverbindungen auf Standard-PCB mit Cu-Inlays für Leistungselektronik-Baugruppen**
Dr.-Ing. Jörg Meyer, Technische Universität Dresden
- 17:05 Uhr **Effiziente SiC-Leistungsmodule – Herausforderungen und Lösungsansätze zum großflächigen Silber-Sintern von „Active Metal Brazed“-Substraten auf Aluminium-Bodenplatten**
Dr. Sebastian Fritzsche, Heraeus Electronics GmbH & Co. KG
- 17:30 Uhr **Siebdruck von kohlenstoffbasierten Dickschichtpasten auf biologisch abbaubaren Substraten**
Prof. Dr.-Ing. Marc-Peter Schmidt, Hochschule für Technik und Wirtschaft Dresden
- 17:55 Uhr **Miniaturisierungsmöglichkeiten von Kleinsatelliten durch innovative additive mechatronische Integration**
Kok Siong Siah, Lehrstuhl für Fertigungsautomatisierung und Produktionssystematik

Hesse II

Session IV: Technische Sauberkeit, Verunreinigungen

Session Chairs: Helge Schimanski, Fraunhofer ISIT /
Alexander Hensel, Siemens AG Digital Industries

- 16:40 Uhr **Prozessintegrierte Überwachung des Flussmittelauftrags**
Arne Neiser, SEHO Systems GmbH
- 17:05 Uhr **Umsetzung der Anforderungen an Technische Sauberkeit entlang der Lieferkette**
Dr.-Ing. Helmut Schweigart, ZESTRON Europe, Deutschland
- 17:30 Uhr **Verfahren zur Erfassung von Durchschlägen in elektrischen Feldern bis 1000 VDC infolge von Partikel-Verunreinigungen**
Dr.-Ing. Philip Knoch, IAVT TU Dresden
- 17:55 Uhr **Reduzierung der Kondensatrückstände im Reflowprozess durch gezielte Steuerung chemischer Reaktionen**
Dipl.-Ing. (FH) Viktoria Rawinski, Rawinski GmbH

Session V: Schaltungsträger, neue Materialien und Anforderungen

Session Chairs: Ralph Fiehler, KSG GmbH /

Jürgen Wolf, Würth Elektronik GmbH & Co. KG

16:40 Uhr Herstellung biobasierter Leiterplattensubstrate aus pflanzlichen Blattskeletten als umweltfreundliche Substratalternative

Dr. Tobias Tiedje, TU Dresden

17:05 Uhr Lötstopmmaske als zuverlässige Isolationsschicht auf Leiterplatten – Verschiedene Layouts und Materialien unter Feuchtigkeit und Hochspannung

M.Sc. Michael Vogt, Universität Bremen, Institut für elektrische Antriebe, Leistungselektronik und Bauelemente (IALB)

17:30 Uhr Glasbasierte Substrate für Chiplletsysteme

Anna Meierfrankenfeld, Fraunhofer Institut für Zuverlässigkeit und Mikrointegration, Deutschland

17:55 Uhr Einsatz von Glas-Core Substraten im Packaging-Bereich

Jörg Trodler, Trodler-EAVT

19:00 Uhr Get-Together in der Ausstellung

Hier gelangen Sie zu den Live-Fotos, die während des ersten Veranstaltungstages von unserem Fotografen vor Ort geschossen werden:

Schauen Sie sich gerne direkt die Fotos online an und teilen Sie sie direkt mit Ihrem Netzwerk! #EBL #EBL2026

Hesse I

08:00 Uhr **Registrierungsbeginn & Begrüßungskaffee in der Ausstellung**

Session VI: Modul- und Baugruppenfertigung II

Session Chairs: Uwe Pape, Volkswagen AG /

Paul Wild, Rhem Thermal Systems GmbH

08:30 Uhr **Designregeln und Technologiepotentiale für das Nutzentrennen**

M.Sc. Patrick Stockbrügger, LPKF Laser & Electronics SE

08:55 Uhr **Baugruppenlayouts aus Sicht des Betriebsmittelbaus für ein optimales Nutzentrennergebnis**

Dipl.-Ing. Oliver Hagemes, RÖSNICK GmbH

09:20 Uhr **Vom Energieausweis für THT-Lötstellen und intelligenten Lötmaschinen**

Dr. Reinhardt Seidel, DEEPTRONICS GmbH

09:45 Uhr **Einfluss von Prozesstechnologie, Designfaktoren und Kundenanforderungen für die Entwicklung stabiler und kosteneffizienter THT-Lötprozesse**

Dr. Christoffer Zehnder, Hella Forvia GmbH & Co KG

10:10 Uhr **Kaffeepause in der Ausstellung**

Session IX: AVT, Montage Leistungselektronik

Session Chairs: Helmut Schweigart, ZESTRON Europe /

Helge Schimanski, Fraunhofer ISIT

10:40 Uhr **Untersuchung der Wiederaufschmelztemperatur von Kompositlötverbindungen auf Basis von niedrigschmelzenden bleifreien Loten**

Dr. Andrej Novikov, Uni Rostock; IEF/IGS

11:05 Uhr **Neuentwicklung hochzuverlässiger Lotlegierungen für die Automobilindustrie der Zukunft**

Christian Kandora, TAMURA ELSOLD GmbH, Deutschland

11:30 Uhr **iBFE R2-Projekt: Zuverlässigkeit und Prozessverhalten von niedrigschmelzenden Lotlegierungen**

Dipl.-Ing. David Dudek, Trainalytics GmbH

12:15 Uhr **Mittagspause in der Ausstellung**

Session XII: AVT, Montage Leistungselektronik

*Session Chairs: Matthias Heimann, Siemens AG /
Detlev Schucht, Lackwerke Peters GmbH + Co. KG*

13:30 Uhr Untersuchungen zum drucklosen Niedertemperatur-Sinterverfahren mit Nanosilber Precursor Paste
Cheng Zhang, MAHLE

13:55 Uhr Einfluss von Prozessparametern auf die Qualität gesinterter Interconnects
Fabian Steinberger, Fraunhofer IVI / Schaeffler AG

14:20 Uhr Laseroberflächenbehandlung von DCB-Substraten für das Weichlöten von Leistungshalbleiterbauelementen.
Jonas Schickel, Universität Erlangen-Nürnberg

14:45 Uhr Kaffeepause in der Ausstellung

Session XV: AVT, Oberflächen und additive Verfahren

Session Chair: Mathias Nowotnick, Universität Rostock

15:15 Uhr Reactive Multilayer System (RMS) Bonding als Alternative in additiver Fertigung von Sensor-Prototypen
Dr. Stephan Knappmann, Hahn-Schickard Gesellschaft für angewandte Forschung e.V.

15:40 Uhr Atmosphärisches Plasmaspritzen als additives Fertigungsverfahren für thermomechanische Bond-Buffer auf leistungselektronischen Halbleiterbauelementen
Manuela Ockel, FAU Erlangen-Nürnberg

16:05 Uhr Drahtbondstandards für Oberflächenqualität und Bondbarkeit – Anforderungen für prozesssichere Bondoberflächen
Stefan Schmitz, Bond-IQ GmbH

16:30 Uhr Ende der Veranstaltung

Hesse II

08:00 Uhr **Registrierungsbeginn & Begrüßungskaffee in der Ausstellung**

Session VII: Zuverlässigkeit, Feuchte

*Session Chairs: Martin Oppermann, TU Dresden /
Andreas Jockisch, Turck Beierfeld GmbH*

08:30 Uhr **Lötstopplack als Isolator – Wechselwirkungen auf Leiterplatten unter Feuchtelast**

Dr. Lothar Henneken, Robert Bosch GmbH

08:55 Uhr **Bewertung der Robustheit elektronischer Baugruppen durch einen neu definierten Betaungstest**

Adrian Kandziora, VW AG

09:20 Uhr **Kompetenzaufbau von Umweltsimulationslaboren am Beispiel unterschiedlicher Betaungstests**

Dr. Patrick Bott, WEBER GmbH

09:45 Uhr **Prozessbegleitende Ionenchromatographie zur Sicherstellung der Baugruppenzuverlässigkeit**

Dr. Mirco Eckardt, ZESTRON Europe

10:10 Uhr **Kaffeepause in der Ausstellung**

Session X: Zuverlässigkeit, Materialeigenschaften

Session Chairs: Johann Nicolics, TU Wien / Martin Oppermann, TU Dresden

10:40 Uhr **Erhöhung der Zuverlässigkeit elektronischer Baugruppen durch eine verbesserte Vorhersage der Alterungsbeständigkeit von Vergussmassen und Klebstoffen unter zyklischer thermischer Beanspruchung**

Dr. Ole Hölck, Fraunhofer IZM

11:05 Uhr **Entwicklung eines Prüfstandes zur zyklischen Charakterisierung des Dehnungsverhaltens von Polymerproben über sphärisch und ellbogenförmig konturierte Oberflächen**

Victoria Constance Köst, Technische Universität Dresden

11:30 Uhr **Einfluss von Fe-Nanopartikeln auf Elektromigrationseffekte in SAC305- Lötverbindungen**

Johann Nicolics, TU Wien, Österreich

12:15 Uhr **Mittagspause in der Ausstellung**

Session XIII: Zuverlässigkeit, Lebensdauer, Diagnostik

Session Chairs: Jörg Trodler, Trodler-EAVT /

Udo Grimmer-Herklotz, FELDER GmbH Löttechnik

-
- 13:05 Uhr** **Zuverlässigkeit von Flachbaugruppen nach 15 Jahren Temperaturwechselprüfungen-Testergebnisse und Prognostik**
Dr. Rainer Dudek, Fraunhofer ENAS, Abt. Micro Materials Center
-
- 13:30 Uhr** **Lebensdauerevaluierung von Drahtbondverbindungen in LED-Systemen mit Hilfe beschleunigter mechanischer Alterung und vergleichenden FEM-Simulationen**
Thomas Walter, TU Wien
-
- 13:55 Uhr** **Elektrische Impedanzspektroskopie (EIS) – Eine zerstörungsfreie Methode zur Qualitätskontrolle von Isolationsmaterialien der Signal- und Leistungselektronik**
Dr. Markus Meier, ZESTRON Europe
-
- 14:20 Uhr** **Kontaktthermografie und Multi-Energie-Röntgendiagnostik an gesinterten Si-Nacktchips – Erste Ergebnisse gespiegelt an den sichtbaren Strukturen nach Chip-Entfernung**
Prof. Martin Oppermann, TU Dresden, ZmP
-
- 14:45 Uhr** **Kaffeepause in der Ausstellung**
-
- Session XVI: Integrierte Funktionen, Advanced Packaging**
Session Chairs: Thorsten Scharf, Infineon Technologies AG /
Andreas Fix, Robert Bosch GmbH
-
- 15:15 Uhr** **Hochfrequenz-Leiterplatten mit integrierten Waveguides für hochintegrierte Radarsensoren**
Dr.-Ing. Christian Tschoban, Fraunhofer IZM, Deutschland
-
- 15:40 Uhr** **Direktmetallisierte Molding Compounds – Haftfestigkeitsoptimierung und Teststrategien zur Qualifizierung für EMV-Schirmung und Antennenintegration auf Packages**
Tina Thomas, Fraunhofer IZM, Deutschland
-
- 16:30 Uhr** **Ende der Veranstaltung**
-

Mörke

08:00 Uhr **Registrierungsbeginn & Begrüßungskaffee in der Ausstellung**

Session VIII: Digitalisierung, KI

*Session Chairs: Andreas Fix, Robert Bosch GmbH /
Steffen Uredat, VDI/VDE Innovation + Technik GmbH*

08:30 Uhr **AI-Assisted Component Recognition for Product Lifecycle Assessment in Microelectronics**

Karim Shousha, Fraunhofer IZM

08:55 Uhr **Vom Fehlschlag zur Serienreife: Großflächiges Kupfersintern durch KI-gestützte Entwicklungsmethodik**

Dr. Aaron Hutzler, Betteryields GmbH

09:20 Uhr **Integration von KI basierten Methoden in die Lebensdauerprädiktion von Lotverbindungen**

Prof. Dr. Gordon Elger, THI

10:10 Uhr **Kaffeepause in der Ausstellung**

Session XI: Digitalisierung, KI

*Session Chairs: Manuela Ockel, FAU Erlangen-Nürnberg /
Ronald Schnabel, VDE/VDI-GMM*

10:40 Uhr **Entwicklung und Evaluation eines RAG-Systems für lokale Wissensabfrage mit integrierten Vertrauenswürdigkeitsmetriken in industriellen Umgebungen**

*Felix Mahr, Lehrstuhl für Fertigungsautomatisierung und
Produktionssystematik (FAPS, Prof. Franke)*

11:05 Uhr **AdaPEdge: Adaptive Edge-Computing-Module für resiliente Elektronikfertigung**

Matthias Heimann, Siemens AG

11:30 Uhr **Modellierung von nichtlinear-viskoelastischen Materialien hochverformbarer Vergusspolymere für eine präzise virtuelle Auslegung moderner Elektronik**

Dr.-Ing. Robert Schwerz, Fraunhofer IKTS

12:15 Uhr **Mittagspause in der Ausstellung**

Session XIV: Energieeffizienz, Thermisches Management

Session Chairs: Sebastian Fritzsche, Heraeus Electronics GmbH & Co. KG / Mathias Nowotnick, Universität Rostock

13:30 Uhr Trendanalyse in der Entwicklung von Kühlkonzepten für elektronische Baugruppen

Prof. Mathias Nowotnick, Universität Rostock, Deutschland

13:55 Uhr Verbundprojekt DauerPower – Neue Impulse für den Antriebsumrichter

Dr. Jens Hofmann, Robert Bosch GmbH, Corporate Research

14:20 Uhr Entwicklung und Integration von Phase Change Materials zur lokalen Begrenzung der Spitztemperatur

Dr.-Ing. Dirk Seehase, Universität Rostock / Institut für Gerätesysteme und Schaltungstechnik

14:45 Uhr Kaffeepause in der Ausstellung

Session XVII: Wirtschaftlichkeit und Resilienz

Session Chairs: Bernd Enser, Sielaff GmbH und Co. KG / Christoph Weiß, ZVEI e.V.

15:15 Uhr Fertigung von Telekommunikationsmodulen für die Automobilindustrie in Deutschland?

Dennis Löffler, Kontron Automotive GmbH

15:40 Uhr Cu-Si₃N₄ AMB Substrates for power electronic circuit boards made in Germany

Dr. Axel Rost, Fraunhofer IKTS

16:30 Uhr Ende der Veranstaltung

AUSSTELLER & SPONSOREN

Der DVS – Deutscher Verband für Schweißen und verwandte Verfahren e.V. und die DVS Media GmbH bedanken sich bei folgenden Sponsoren und folgenden Ausstellern:

SPONSOREN

FELDER GmbH



EFX – Expo for Electronics Manufacturing



AUSSTELLER

BOND-IQ GmbH



Chemnitzer Werkstoffmechanik GmbH



EFX – Expo for Electronics Manufacturing



FED Fachverband für Design, Leiterplatten
und Elektronikfertigung



FELDER GmbH



Hahn-Schickard



Heraeus Electronics GmbH & Co. KG



kolb Cleaning Technology GmbH



Kubatronik Leiterplatten GmbH



LaserJob GmbH



Leuze electronic assembly GmbH



Microtronic M.V. GmbH



Micro-Hybrid Electronic GmbH



Polytec GmbH



Rösnick



Schnaidt GmbH



Stannol GmbH & Co. KG



Vliesstoff Kasper GmbH



XYZTEC bv



PARTNER



DVS – Deutscher Verband für Schweißen und verwandte Verfahren e.V.



Fachverband für Design, Leiterplatten- & Elektronikfertigung



ALLGEMEINE INFORMATIONEN



Veranstalter

DVS Media GmbH
Aachener Str. 172
40223 Düsseldorf



Fachliche Informationen

DVS – Deutscher Verband für
Schweißen und verwandte
Verfahren e.V.
Aachener Str. 172
40223 Düsseldorf

Ansprechpartnerinnen:

Sabrina Tank

T +49 211 1591-141
Sabrina.tank@dvs-media.info
events@dvs-media.info

Lisa Rauscher

T +49 211 1591-120
lisa.rauscher@dvs-home.de

Veranstaltungsort

Schwabenlandhalle Fellbach
Guntram-Palm-Platz 1
70734 Fellbach
Deutschland
www.ebl-fellbach.de

Registrierung

Der Registrierungscounter befindet sich im Eingang der Schwabenlandhalle und ist an den folgenden Zeiten geöffnet:

24. Februar 2026	09:00 – 19:00 Uhr
25. Februar 2026	08:00 – 16:30 Uhr

Anmeldung

Anmeldungen werden online über die Website der EBL entgegengenommen:

www.ebl-fellbach.de

Teilnahmegebühren (Preise zzgl. MwSt.)

	EARLY BIRD	NORMAL
Nichtmitglied	950,00 €	1.120,00€
Mitglieder, Vortragende, Session Chairs,	850,00€	990,00€
Programmkommission	550,00€	690,00€
Studierende	150,00€	230,00€

Die Ticketoptionen beinhalten das EBook des Tagungsbands sowie die Tagungsverpflegung und die Teilnahme am Get-Together.

Teilnehmendenverzeichnis

Alle bis zum 17. Februar angemeldete Personen werden in ein Verzeichnis ausgenommen, das während der Tagung kostenlos erhältlich ist.

Zahlung

Die Zahlung der Teilnahmegebühren erfolgt in der Online-Registrierung. Im Registrierungsprozess können Sie die gewünschte Zahlungsmethode auswählen (Kreditkarten VISA, AMEX, Mastercard; Giro pay; Apple Pay; Kauf auf Rechnung).

Stornierung

Bei Stornierung wird eine obligatorische Bearbeitungsgebühr von **50,00 €** fällig. Ab dem 6. Februar 2026 wird eine zusätzliche Stornierungsgebühr von **100,00 €** erhoben.

Ihr Ticket kann ohne zusätzliche Kosten auf eine andere Person übertragen werden. Hierfür müssen Sie uns schriftlich informieren (E-Mail: events@dvs-media.info).

Hinweise zu den Fachvorträgen

Die Vortragsveranstaltungen werden als Diskussionsveranstaltung durchgeführt und finden in deutscher Sprache statt.

Parkmöglichkeiten

In unmittelbarer Nähe sind reichlich Parkplätze vorhaben: Die Tiefgarage umfasst 200 Stellplätze und oberirdisch stehen zudem etwa 450 Plätze zur Verfügung. Ein paar Schritte entfernt bietet die Tiefgarage „Stadtmitte“ mit 150 Parkplätzen noch weitere Kapazitäten.

Hotelkontingent

Best Western Plus Hotel Fellbach-Stuttgart

Tainer Straße 7–9 (direkt neben der Schwabenlandhalle)

70734 Fellbach

T +49 711 5859-0

hotel@bestwestern-fellbach.de

Der Preis für ein **Einzelzimmer inkl. Frühstück beträgt € 145 pro Nacht in der Standard-Kategorie, € 155 in der Komfort-Kategorie.**

Das Abrufkontingent zu den oben genannten Konditionen war für Sie bis zum **14. Januar 2026** verfügbar.

Reservierungen unter reservierung@bestwestern-fellbach.de

Weitere Informationen wie Lage und Anfahrt finden Sie unter:

<http://www.bestwestern-fellbach.de>

Alle wichtigen QR-Codes auf einen Blick:

DVS-Berichte

Über den folgenden QR-Code können Sie auf das Ebook zugreifen:

Feedback

Scannen Sie folgenden QR-Code um uns Ihr Feedback mitzuteilen

Fotos

Alle Fotos die während des ersten Veranstaltungstages entstanden sind finden Sie digital über diesen QR-Code:

NOTIZEN

A series of 25 horizontal dotted lines for taking notes.



Sponsoren



Medienpartner



Veranstalter

DVS Media GmbH
Aachener Str. 172
40223 Düsseldorf

Sabrina Tank

T +49 211 1591-141
sabrina.tank@dvs-media.info